

PATENT ABSTRACTS OF JAPAN

(11)Publication number :
2002-252103

(43)Date of publication of application :
06.09.2002

(51)Int.Cl.
H01C 7/04

(21)Application number :
2001-046642

(71)Applicant :
MURATA MFG CO LTD

(22)Date of filing :
22.02.2001

(72)Inventor :
OSADA SHINICHI
YAMANOUCHI TOMOZO
YOKOTA MITSUO

(54) NEGATIVE TEMPERATURE COEFFICIENT THERMISTOR DEVICE AND MANUFACTURING METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a negative temperature coefficient thermistor device which can cope with the miniaturization of portable equipment, without increasing its manufacturing cost, is durable against ESD, and has a small size and high reliability, and to provide a method of manufacturing the device.
SOLUTION: This negative temperature coefficient thermistor device is manufactured, in such a way that a laminate is formed by integrally laminating a green sheet for a negative temperature coefficient thermistor element 1 and another green sheet for a varistor element 11 upon another and a laminated composite element 20, provided integrally with the elements 1 and 11 is formed by baking the laminate. Then external electrodes 3a and 3b are formed on the composite element 20, so that the negative temperature coefficient element 1 and varistor element 11 are connected in parallel with each other.

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]A negative characteristic thermistor device comprising:

A negative characteristic thermistor element which consists of semiconductive ceramics which have the negative characteristic.

A lamination compound device to which laminate integration of the varistor device which consists of semiconductive ceramics which have a varistor characteristic was carried out via an internal electrode.

Exterior electrodes allocated by said lamination compound device so that said negative characteristic thermistor element and said varistor device might electrically be connected in parallel.

[Claim 2]The negative characteristic thermistor device according to claim 1, wherein

semiconductive ceramics which constitute said negative characteristic thermistor element are what uses an oxide of a transition metal element as the main ingredients.

[Claim 3]The negative characteristic thermistor device according to claim 2, wherein said transition metal element is at least one sort chosen from a group which consists of Mn, nickel, Co, and Cu.

[Claim 4]The negative characteristic thermistor device according to any one of claims 1 to 3, wherein semiconductive ceramics which constitute said varistor device are what uses ZnO as the main ingredients.

[Claim 5]A negative characteristic thermistor element which consists of semiconductive ceramics characterized by comprising the following which have the negative characteristic, A manufacturing method of a negative characteristic thermistor device to which laminate integration of the varistor device which consists of semiconductive ceramics which have a varistor characteristic was carried out via an internal electrode, and a negative characteristic thermistor element and a varistor device were electrically connected in parallel by exterior electrodes. A green sheet in which it is a green sheet of a specified number for negative characteristic thermistor element formation which fabricated a semiconductive-ceramics raw material which has the negative characteristic to a sheet shaped, and an internal electrode pattern was allocated in a predetermined thing.

A process of being a green sheet of a specified number for barista element formation which fabricated semiconductive ceramics which have a varistor characteristic to a sheet shaped, and laminating to one a green sheet in which an internal electrode pattern was allocated in a predetermined thing, and forming a layered product.

A process which calcinates said layered product and in which a negative characteristic thermistor element and a varistor device form a lamination compound device by which laminate integration was carried out via an internal electrode.

A process of forming exterior electrodes in said lamination compound device so that said negative characteristic thermistor element and said varistor device may electrically be connected in parallel.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]The invention in this application relates to a negative characteristic thermistor device which has the structure which combined the negative characteristic thermistor element and the varistor device, and a manufacturing method for the same in detail about a negative characteristic thermistor device.

[0002]

[Description of the Prior Art]As a negative characteristic thermistor for detecting the temperature of various electronic equipment, For example, while setting the predetermined interval G and allocating the internal electrodes 52a and 52b of a couple in the negative characteristic thermistor element assembly 51 so that the tip part may counter on the same flat surface as shown in drawing 3, As it is shown in the negative characteristic thermistor of the opposed type which allocates the exterior electrodes 53a and 53b of a couple in the both-ends side of the negative characteristic thermistor element assembly 51, and drawing 4 so that it may flow with each internal electrodes 52a and 52b, while laminating and allocating two or

more internal electrodes 62a, 62b, and 62c in the negative characteristic thermistor element assembly 61, The internal electrodes 62a, 62b, and 62c are pulled out to the end face by the side of reverse by turns, It is made to flow through the internal electrodes 62a and 62c with the exterior electrodes 63a allocated in the one end side of the negative characteristic thermistor element assembly 61, and the negative characteristic thermistor etc. of the exterior electrodes 63b allocated in the other end side of the negative characteristic thermistor element assembly 61 in the internal electrode 62b and the lamination type through which made it make it flow are known widely.

[0003]As the negative characteristic thermistor element assembly 51 of drawing 3, and the negative characteristic thermistor element assembly 61 of drawing 4, The sintered compact obtained using the oxide of transition metal elements, such as nickel oxide and cobalt oxide, two or more kinds is generally used, and platinum, platinum, a palladium alloy, etc. are generally used for the internal electrodes 52a and 52b of drawing 3, and the internal electrodes 62a, 62b, and 62c of drawing 4.

[0004]

[Problem(s) to be Solved by the Invention]By the way, in the above-mentioned conventional negative characteristic thermistor, In a human body model (discharge through series resistance 1.5k Ω from 100 pF), When ESD (Electro Static Discharge) over 15 kV is added, change of several percent - tens of% of resistance may arise, and there is a problem that reliability is not necessarily enough.

[0005]As shown in drawing 5, the crack 71 more specifically occurs in some crystal grains 70 of the ceramic sintered body which constitutes the negative characteristic thermistor element assembly 51 (61) by impressing ESD, In order that the crystal grain 70 may be destroyed and the conductive paths by the negative characteristic thermistor element assembly 51 (61) may decrease in number, resistance increases several percent - tens of%. And the temperature information detected with a negative characteristic thermistor by the increase in this resistance becomes inaccurate, and there is a problem of causing the malfunction of the device which uses a negative characteristic thermistor depending on the case.

[0006]In particular, since degradation of the negative characteristic thermistor element assembly by ESD is a thing of the direction in which resistance rises, the temperature information detected with a negative characteristic thermistor becomes lower than a actual temperature, it becomes impossible to perform desired overheat detection, and there is a problem that it is not desirable on safe.

[0007]Then, as a negative characteristic thermistor used for large uses of especially ESD, such as a portable device, in order to cancel such a problem, as shown in drawing 6 (a), (b), and (c), Accumulate the tipped type negative characteristic thermistor element 81 and the tipped type varistor device 82, and by the leadframe 83 of a couple, while joining the negative characteristic thermistor element 81 and the varistor device 82 and unifying, Electrically connect in parallel and the negative characteristic thermistor element 81 and the varistor device 82 according to the overvoltage absorption effect of the varistor device 82. The negative characteristic thermistor (composite electronic component) which prevented the above faults (change of resistance and error of detection temperature) from arising in the negative characteristic thermistor element 81 is proposed.

[0008]However, two chip type electronic components in which this negative characteristic thermistor became independent (with a tipped type negative characteristic thermistor.) Combining a tipped type barista, it electrically connects both in parallel, and since part mark increase, it not only causes increase of cost, but there is a problem that a miniaturization is restrained.

[0009]An object of the invention in this application is to provide a negative characteristic thermistor device for dealing with the miniaturization of a portable device to be possible, and for it to be strong to ESD, small and reliable [without solving the above-mentioned problem and causing increase of cost,], and a manufacturing method for the same.

[0010]

[Means for Solving the Problem]To achieve the above objects, invention-in-this-application (claim 1) this invention is characterized by a negative characteristic thermistor device comprising the following.

A negative characteristic thermistor element which consists of semiconductive ceramics which have the negative characteristic.

A lamination compound device to which laminate integration of the varistor device

which consists of semiconductive ceramics which have a varistor characteristic was carried out via an internal electrode.
Exterior electrodes allocated by said lamination compound device so that said negative characteristic thermistor element and said varistor device might electrically be connected in parallel.

[0011]A negative characteristic thermistor device of the invention in this application which has the structure by which laminate integration of a negative characteristic thermistor element and the varistor device was carried out via an internal electrode, and multiple connection was carried out with exterior electrodes, For example, a green sheet which fabricated semiconductive ceramics which have the negative characteristic to a sheet shaped, A green sheet for varistor devices which fabricated semiconductive ceramics which have a varistor characteristic to a sheet shaped is laminated, It is possible to manufacture by forming exterior electrodes in a sintered compact (lamination compound device) obtained by calcinating, It becomes possible to manufacture efficiently with the almost same lamination construction method as a case where the conventional negative characteristic thermistor device (negative characteristic thermistor device which is not provided with a varistor device) is manufactured.

[0012]Namely, a negative characteristic thermistor element of a sheet shaped in un-calcinating for example (it is formed by laminating a green sheet in which an internal electrode pattern was allocated, and) To a negative characteristic thermistor element allocated so that an internal electrode might serve as an opposed type or a lamination type. A sheet shaped varistor device (varistor device formed by laminating a green sheet in which an internal electrode pattern used as a barista electrode was allocated) by un-calcinating, By carrying out laminate integration so that a predetermined internal electrode pattern may be located in an interface of a negative characteristic thermistor element and a varistor device, and carrying out multiple connection of a negative characteristic thermistor element and the varistor device electrically with exterior electrodes, with the same manufacturing method as a conventional chip type negative characteristic thermistor device, a negative characteristic thermistor device of the invention in this application with which a varistor device and a negative characteristic thermistor element were united can be manufactured easily and certainly.

[0013]Since an internal electrode is allocated by interface of a negative characteristic thermistor element and a varistor device, distance of a negative characteristic thermistor element and a varistor device is made into the shortest, while being able to obtain an outstanding surge absorption function now compared with a case where an independent negative characteristic thermistor element and a varistor device are used independently, it becomes possible to prevent thickness as the whole product from becoming large, and to attain a miniaturization of a negative characteristic thermistor device.

[0014]While resistance functions as a negative characteristic thermistor which changes with temperature at the time of anticipated use, when ESD is added by a certain cause, a negative characteristic thermistor device of the invention in this application, A varistor device will flow, ESD will be bypassed, influence on a negative characteristic thermistor will be avoided, and it becomes possible to raise the reliability of temperature detection.

[0015]in a negative characteristic thermistor device of the invention in this application, a negative characteristic thermistor element and a varistor device that laminate integration was carried out via an internal electrode, Do not necessarily mean that an internal electrode is allocated all over the interface of a negative characteristic thermistor element and a varistor device, and usually, It is the mode (namely, mode by which some internal electrodes allocated by interface are pulled out even at the end face side of a lamination compound device) that an internal electrode is allocated in a part of interface, in many cases. An internal electrode allocated by interface of a negative characteristic thermistor element and a varistor device may function as an internal electrode of not only when it is what functions as a barista electrode, but a negative characteristic thermistor element, and, in any case, it is contained in the range of the invention in this application.

[0016]A negative characteristic thermistor device of claim 2 is characterized by semiconductive ceramics which constitute said negative characteristic thermistor

element being what uses an oxide of a transition metal element as the main ingredients.

[0017]It becomes possible to certainly constitute a negative characteristic thermistor device provided with the desired characteristic by using what uses an oxide of a transition metal element as the main ingredients as semiconductive ceramics which constitute a negative characteristic thermistor element.

[0018]A negative characteristic thermistor device of claim 3 is characterized by said transition metal element being at least one sort chosen from a group which consists of Mn, nickel, Co, and Cu.

[0019]By using semiconductive ceramics which use as the main ingredients at least one sort of oxides chosen from a transition metal element group which consists of Mn, nickel, Co, and Cu as semiconductive ceramics which constitute a negative characteristic thermistor element, It becomes possible to obtain a negative characteristic thermistor device provided with the desired characteristic still more certainly.

[0020]A negative characteristic thermistor device of claim 4 is characterized by semiconductive ceramics which constitute said varistor device being what uses ZnO as the main ingredients.

[0021]By using what uses ZnO (zinc oxide) as the main ingredients as semiconductive ceramics which constitute a varistor device, it has a varistor device excellent in an overvoltage absorption feature, and it becomes possible to certainly constitute a reliable negative characteristic thermistor device.

[0022]This invention a manufacturing method of a negative characteristic thermistor device of the invention in this application (claim 5), A negative characteristic thermistor element which consists of semiconductive ceramics which have the negative characteristic, A manufacturing method of a negative characteristic thermistor device to which laminate integration of the varistor device which consists of semiconductive ceramics which have a varistor characteristic was carried out via an internal electrode, and a negative characteristic thermistor element and a varistor device were electrically connected in parallel by exterior electrodes is characterized by comprising:

A green sheet in which it is a green sheet of a specified number for negative characteristic thermistor element formation which fabricated a semiconductive-ceramics raw material which has the negative characteristic to a sheet shaped, and an internal electrode pattern was allocated in a predetermined thing.

A process of being a green sheet of a specified number for barista element formation which fabricated semiconductive ceramics which have a varistor characteristic to a sheet shaped, and laminating to one a green sheet in which an internal electrode pattern was allocated in a predetermined thing, and forming a layered product.

A process which calcinates said layered product and in which a negative characteristic thermistor element and a varistor device form a lamination compound device by which laminate integration was carried out via an internal electrode.

A process of forming exterior electrodes in said lamination compound device so that said negative characteristic thermistor element and said varistor device may electrically be connected in parallel.

[0023]Laminate a green sheet for negative characteristic thermistor element formation, and a green sheet for barista element formation to one, form a layered product, and a layered product is calcinated, By forming exterior electrodes in a lamination compound device so that a negative characteristic thermistor element and a varistor device may serve as multiple connection electrically after forming a lamination compound device which equipped one with a negative characteristic thermistor element and a varistor device, It becomes possible to manufacture efficiently a negative characteristic thermistor device of the invention in this application with which a varistor device and a negative characteristic thermistor element were united with the same lamination construction method as a conventional chip type negative characteristic thermistor device.

[0024]

[Embodiment of the Invention]Hereafter, the embodiment of the invention in this application is shown and the place by which it is characterized [the] is explained in more detail.

[0025][Embodiment 1] Drawing 1 is a transverse-plane sectional view of the negative

characteristic thermistor device concerning one embodiment of the invention in this application. As shown in drawing 1, the negative characteristic thermistor device of this Embodiment 1, Via the internal electrode 12b, laminate integration is carried out by the negative characteristic thermistor element 1 of rectangular parallelepiped shape, and the varistor device 11 of rectangular parallelepiped shape, and the negative characteristic thermistor element 1 and the varistor device 11, It is electrically connected in parallel by the exterior electrodes 3a and 3b allocated in the both-ends side of the lamination compound device 20 of the rectangular parallelepiped shape which consists of the negative characteristic thermistor element 1 and the varistor device 11.

[0026]The above-mentioned negative characteristic thermistor element 1 which constitutes the lamination compound device 20, In the negative characteristic thermistor element assembly 1a which consists of semiconductive ceramics which have the negative characteristic, It has the structure where two or more internal electrodes 2a, 2b, and 2c were laminated and allocated, and the internal electrode 2a, 2b, and 2c were pulled out by turns by the end face by the side of reverse, The internal electrodes 2a and 2c are connected to the exterior electrodes 3a allocated in the one end side of the negative characteristic thermistor element assembly 1a, and internal electrode 2b is connected to the exterior electrodes 3b by the side of the other end of the negative characteristic thermistor element assembly 1a.

[0027]In this Embodiment 1, the sintered compact which sintered two or more sorts of the oxide of transition metal elements, such as nickel, cobalt, and copper, is used as the negative characteristic thermistor element assembly 1a.

[0028]The above-mentioned varistor device 11 which constitutes the lamination compound device 20, The internal electrode 12a allocated into the varistor element assembly 11a which consists of semiconductive ceramics which have a varistor characteristic, It has the electrode (internal electrode at the time of seeing from the whole negative characteristic thermistor device) 12b located in the undersurface side of the varistor element assembly 11a, the internal electrode 12a is connected to the exterior electrodes 3a, and the internal electrode 12b is connected to the exterior electrodes 3b.

[0029]In this Embodiment 1, the sintered compact which sintered the semiconductive ceramics which use ZnO (zinc oxide) as the main ingredients as the varistor element assembly 11a is used.

[0030]Laminate integration of the varistor device 11 is carried out to the upper surface of the negative characteristic thermistor element 1 via the internal electrode 12b, and it is together put so that the negative characteristic thermistor element 1 and the varistor device 11 may serve as the shortest distance.

[0031]In the negative characteristic thermistor device of this Embodiment 1, the precious metals and these alloys, such as platinum, palladium, and silver, are used as a component of the internal electrodes 12a and 12b which constitute the internal electrode 2a which constitutes the negative characteristic thermistor element 1, 2b, 2c, and the varistor device 11.

[0032]Next, the manufacturing method of the above-mentioned negative characteristic thermistor device is explained. In manufacturing the negative characteristic thermistor device of this Embodiment 1, specified number preparation of the green sheet for negative characteristic thermistor element formation which fabricated first the semiconductive-ceramics raw material which has the negative characteristic to the sheet shaped is carried out, and an internal electrode pattern is formed in the predetermined green sheet of them. Specified number preparation of the green sheet of the specified number for barista element formation which fabricated the semiconductive ceramics which have a varistor characteristic to the sheet shaped is carried out, and an internal electrode pattern is formed in the predetermined green sheet of them. The above-mentioned internal electrode pattern uses exotic powdered metals and such after alloy powder, such as platinum, palladium, and silver, as an electric conduction ingredient, and forms them in this from printing the conductive paste which mixes an organic vehicle.

[0033]And after laminating each green sheet in the given order, a layered product is formed by being stuck to a laminating direction by pressure by the pressure of 2 t/cm².

[0034]And the lamination compound device 20 which equipped one with the negative characteristic thermistor element 1 as shows drawing 1 this layered product in the air by calcinating, for example on the conditions of 1100 °C x 2 hours, and the

varistor device 11 is formed.

[0035]Next, the conductive paste which uses the end of silver dust as an electric conduction ingredient, for example is applied to the both-ends side of the lamination compound device 20, and the exterior electrodes 3a and 3b are formed by printing on the conditions for 600 °C x 10 minutes so that the negative characteristic thermistor element 1 and the varistor device 11 may electrically be connected in parallel. The negative characteristic thermistor device which has structure as shown in drawing 1 by this is obtained.

[0036]The negative characteristic thermistor device of this Embodiment 1 the negative characteristic thermistor element 1 and the varistor device 11, Have the structure which laminate integration was carried out via the internal electrode 12b which functions as a barista electrode, and was connected in parallel by the exterior electrodes 3a and 3b, and as mentioned above, with the same lamination construction method as a conventional chip type negative characteristic thermistor device, it can manufacture efficiently, without causing increase of cost.

[0037]Since the internal electrode 12b which functions as a barista electrode is allocated by the interface of the negative characteristic thermistor element 1 and the varistor device 11, it makes the shortest distance of the negative characteristic thermistor element 1 and the varistor device 11, while being able to obtain the outstanding surge absorption function now compared with the case where the independent negative characteristic thermistor element and varistor device are used independently, the thickness as the whole product can be prevented from becoming large, and the miniaturization of a negative characteristic thermistor device can be attained.

[0038]The negative characteristic thermistor device of this Embodiment 1 functions as a negative characteristic thermistor from which resistance changes with temperature at the time of anticipated use. On the other hand, when ESD is added by a certain cause, in order for the varistor device 11 to flow and to bypass ESD, it becomes possible to avoid the influence on the negative characteristic thermistor element 1, and to raise the reliability of temperature detection.

[0039][Embodiment 2] Drawing 2 is a transverse-plane sectional view showing the negative characteristic thermistor device concerning other embodiments (embodiment 2) of the invention in this application. In the negative characteristic thermistor device of this Embodiment 2, the negative characteristic thermistor element 21 is formed in the same flat surface inside the negative characteristic thermistor element assembly 21a by allocating the 1st counterelectrode 22a and the 2nd counterelectrode 22b so that it may counter via the predetermined gap G.

[0040]They omit explanation here in order to avoid duplication, since other composition and manufacturing methods are the same as that of the case of the above-mentioned Embodiment 1. Also in the negative characteristic thermistor device of Embodiment 2 constituted as mentioned above, it can manufacture efficiently like the case of the above-mentioned Embodiment 1 with the same lamination construction method as a conventional chip type negative characteristic thermistor device, without causing increase of cost.

[0041]While being able to obtain the outstanding surge absorption function from the internal electrode 12b which functions as a barista electrode being allocated by the interface of the negative characteristic thermistor element 1 and the varistor device 11, the miniaturization of a negative characteristic thermistor device can be attained.

[0042]Since the varistor device 11 flows and ESD is bypassed when ESD is added by a certain cause, the influence on the negative characteristic thermistor element 21 can be avoided, and the reliability of temperature detection can be raised.

[0043]Although the above-mentioned Embodiments 1 and 2 explained taking the case of the case where the varistor device is allocated in the upper surface side of a negative characteristic thermistor element, it is also possible to have composition by which the negative characteristic thermistor element was allocated on the varistor device.

[0044]The invention in this application is not what is further limited to the above-mentioned embodiment also in other points, The concrete pattern and arranging position of the concrete composition of a negative characteristic thermistor element and a varistor device, an internal electrode, and exterior electrodes, It is possible for it to be related with the concrete manufacturing method etc. of the kind of semiconductive ceramics which constitute a negative characteristic

thermistor element and a varistor device, and the negative characteristic thermistor device of the invention in this application, and to add various application and modification within the limits of the gist of an invention.

[0045]

[Effect of the Invention]As mentioned above, the negative characteristic thermistor device of the invention in this application (claim 1), Since the negative characteristic thermistor element and the varistor device have the structure by which laminate integration was carried out via the internal electrode, and multiple connection was carried out with exterior electrodes, Compared with the case where a negative characteristic thermistor element and a varistor device are allocated in a different field on a substrate, it becomes possible to reduce a mounting space substantially.

[0046]Since the negative characteristic thermistor element and the varistor device have the structure by which laminate integration was carried out via the internal electrode, and multiple connection was carried out with exterior electrodes, compared with the case where a negative characteristic thermistor element and a varistor device are used independently, it becomes possible to aim at reduction of cost.

[0047]Since the internal electrode has the structure allocated by the interface of a negative characteristic thermistor element and a varistor device, it makes the shortest distance of a negative characteristic thermistor element and a varistor device, while being able to obtain the outstanding surge absorption function compared with the case where the independent negative characteristic thermistor element and varistor device are used independently, the thickness as the whole product can be prevented from becoming large, and the miniaturization of a negative characteristic thermistor device can be attained.

[0048]When ESD is added by a certain cause, a varistor device can flow, ESD can be bypassed, it can become possible to avoid the influence on a negative characteristic thermistor, and the reliability of temperature detection can be raised.

[0049]When what uses the oxide of a transition metal element as the main ingredients is used like the negative characteristic thermistor device of claim 2 as semiconductive ceramics which constitute a negative characteristic thermistor element, the negative characteristic thermistor device provided with the desired characteristic can certainly be constituted.

[0050]Like the negative characteristic thermistor device of claim 3 as semiconductive ceramics which constitute a negative characteristic thermistor element, It becomes possible to obtain the negative characteristic thermistor device provided with the desired characteristic still more certainly by using the semiconductive ceramics which use as the main ingredients at least one sort of oxides chosen from the transition metal element group which consists of Mn, nickel, Co, and Cu.

[0051]By using what uses ZnO as the main ingredients like the negative characteristic thermistor device of claim 4 as semiconductive ceramics which constitute a varistor device, It can have the varistor device excellent in the overvoltage absorption feature, and a reliable negative characteristic thermistor device can certainly be constituted now.

[0052]The manufacturing method of the negative characteristic thermistor device of the invention in this application (claim 5), Laminate the green sheet for negative characteristic thermistor element formation, and the green sheet for varistor element formation to one, form a layered product, and a layered product is calcinated, Since he is trying to form exterior electrodes in a lamination compound device so that a negative characteristic thermistor element and a varistor device may serve as multiple connection electrically after forming the lamination compound device which equipped one with the negative characteristic thermistor element and the varistor device, with the same lamination construction method as a conventional chip type negative characteristic thermistor device, the negative characteristic thermistor device of the invention in this application with which the varistor device and the negative characteristic thermistor element were united can be manufactured efficiently.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.***** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1]It is a transverse-plane sectional view showing the negative characteristic thermistor device concerning one embodiment (embodiment 1) of the invention in this application.

[Drawing 2]It is a transverse-plane sectional view showing the negative characteristic thermistor device concerning other embodiments (embodiment 2) of the invention in this application.

[Drawing 3]It is a transverse-plane sectional view showing the conventional negative characteristic thermistor device.

[Drawing 4]It is a transverse-plane sectional view showing other conventional negative characteristic thermistor devices.

[Drawing 5]It is a key map showing the resistance change mechanism by ESD of the conventional negative characteristic thermistor device.

[Drawing 6](a), (b), and (c) are the figures showing the manufacturing process of the conventional negative characteristic thermistor device of further others.

[Description of Notations]

1, 21 negative characteristic thermistor elements

1a, 21a negative characteristic thermistor element assembly

The internal electrode of 2a, 2b, 2c and 22a, and 22b negative characteristic thermistor element

3a and 3b Exterior electrodes

11 Varistor device

11a Varistor element assembly

The internal electrode of 12a and 12b varistor device

20 Lamination compound device

22a The 1st counterelectrode

22b The 2nd counterelectrode

The gap between the G the 1 and 2nd counterelectrodes

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.***** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DRAWINGS

[Drawing 1]

[Drawing 2]

[Drawing 3]

JP-A-2002-252103.txt

[Drawing 4]

[Drawing 5]

[Drawing 6]

[Translation done.]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002-252103

(P2002-252103A)

(43)公開日 平成14年9月6日(2002.9.6)

(51)Int.Cl.⁷

H 0 1 C 7/04

識別記号

F I

H 0 1 C 7/04

データベース^{*}(参考)

5 E 0 3 4

審査請求 未請求 請求項の数5 O L (全 7 頁)

(21)出願番号 特願2001-46642(P2001-46642)

(22)出願日 平成13年2月22日(2001.2.22)

(71)出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72)発明者 長田 慎一

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

(72)発明者 山之内 知三

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

(74)代理人 100092071

弁理士 西澤 均

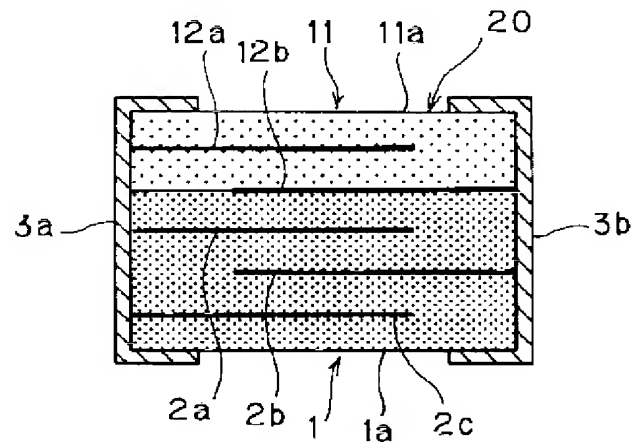
最終頁に続く

(54)【発明の名称】 負特性サーミスタ装置及びその製造方法

(57)【要約】

【課題】 製造コストの増大を招くことなく、携帯機器の小型化に対応することが可能で、ESDに強く、小型で信頼性の高い負特性サーミスタ装置及びその製造方法を提供する。

【解決手段】 負特性サーミスタ素子1用のグリーンシートと、バリスタ素子11用のグリーンシートを一体に積層して積層体を形成し、この積層体を焼成して、負特性サーミスタ素子1とバリスタ素子11とを一体に備えた積層複合素子20を形成した後、負特性サーミスタ素子1とバリスタ素子11が電氣的に並列接続となるように積層複合素子20に外部電極3a、3bを形成する。



【特許請求の範囲】

【請求項1】負特性を有する半導体セラミックスからなる負特性サーミスタ素子と、バリスタ特性を有する半導体セラミックスからなるバリスタ素子が、内部電極を介して積層一体化された積層複合素子と、

前記負特性サーミスタ素子と前記バリスタ素子が、電気的に並列に接続されるように前記積層複合素子に配設された外部電極とを具備することを特徴とする負特性サーミスタ装置。

【請求項2】前記負特性サーミスタ素子を構成する半導体セラミックスが、遷移金属元素の酸化物を主成分とするものであることを特徴とする請求項1記載の負特性サーミスタ装置。

【請求項3】前記遷移金属元素が、Mn、Ni、Co、Cuからなる群より選ばれる少なくとも1種であることを特徴とする請求項2記載の負特性サーミスタ装置。

【請求項4】前記バリスタ素子を構成する半導体セラミックスが、ZnOを主成分とするものであることを特徴とする請求項1～3のいずれかに記載の負特性サーミスタ装置。

【請求項5】負特性を有する半導体セラミックスからなる負特性サーミスタ素子と、バリスタ特性を有する半導体セラミックスからなるバリスタ素子が、内部電極を介して積層一体化され、かつ、負特性サーミスタ素子とバリスタ素子が、外部電極により電気的に並列に接続された負特性サーミスタ装置の製造方法であって、負特性を有する半導体セラミックス原料をシート状に成形した負特性サーミスタ素子形成用の所定枚数のグリーンシートであって、所定のものには内部電極パターンが配設されたグリーンシートと、バリスタ特性を有する半導体セラミックスをシート状に成形したバリスタ素子形成用の所定枚数のグリーンシートであって、所定のものには内部電極パターンが配設されたグリーンシートを一体に積層して積層体を形成する工程と、前記積層体を焼成して、負特性サーミスタ素子とバリスタ素子が、内部電極を介して積層一体化された積層複合素子を形成する工程と、前記負特性サーミスタ素子と前記バリスタ素子が電気的に並列に接続されるように前記積層複合素子に外部電極を形成する工程とを具備することを特徴とする負特性サーミスタ装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本願発明は、負特性サーミスタ装置に関し、詳しくは、負特性サーミスタ素子とバリスタ素子とを組み合わせた構造を有する負特性サーミスタ装置及びその製造方法に関する。

【0002】

【従来の技術】各種電子機器の温度を検知するための負特性サーミスタとしては、例えば、図3に示すように、

負特性サーミスタ素体51内に、一対の内部電極52a、52bを、同一平面上においてその先端部が対向するように、所定の間隔Gを置いて配設するとともに、各内部電極52a、52bと導通するように、負特性サーミスタ素体51の両端側に一対の外部電極53a、53bを配設してなる対向型の負特性サーミスタや、図4に示すように、負特性サーミスタ素体61内に複数の内部電極62a、62b、62cを積層、配設するとともに、内部電極62a、62b、62cを交互に逆側の端面に引き出して、内部電極62a、62cを負特性サーミスタ素体61の一端側に配設された外部電極63aと導通させ、内部電極62bを負特性サーミスタ素体61の他端側に配設された外部電極63bと導通させるようにした積層型の負特性サーミスタなどが広く知られている。

【0003】なお、図3の負特性サーミスタ素体51や、図4の負特性サーミスタ素体61としては、酸化ニッケル、酸化コバルトなどの遷移金属元素の酸化物を複数種類用いて得られる焼結体が一般的に使用され、図3の内部電極52a、52bや、図4の内部電極62a、62b、62cには、白金、白金・パラジウム合金などが一般的に用いられている。

【0004】

【発明が解決しようとする課題】ところで、上記従来の負特性サーミスタにおいては、人体モデル（直列抵抗1.5kΩを介しての100pFからの放電）において、15kVを超えるESD（Electro Static Discharge）が加わった場合、数%～数十%の抵抗値の変動が生じる場合があり、必ずしも信頼性が十分ではないという問題点がある。

【0005】より具体的には、図5に示すように、ESDが印加されることにより負特性サーミスタ素体51（61）を構成するセラミック焼結体の結晶粒70の一部にクラック71が発生し、結晶粒70が破壊されて負特性サーミスタ素体51（61）による導電性パスが減少するため、抵抗値が数%～数十%増加する。そして、この抵抗値の増加により負特性サーミスタにより検出される温度情報が不正確となり、場合によっては負特性サーミスタを使用する装置の動作不良を引き起こすという問題点がある。

【0006】特に、ESDによる負特性サーミスタ素体の劣化が、抵抗値が上昇する方向のものであるため、負特性サーミスタにより検出される温度情報が実際の温度よりも低くなり、所望の過熱検知を行うことができなくなり、安全上好ましくないという問題点がある。

【0007】そこで、このような問題点を解消するため、携帯機器など、特にESDの大きい用途に使用される負特性サーミスタとして、図6(a)、(b)、(c)に示すように、チップ型の負特性サーミスタ素子81とチップ型のバリスタ素子82を積み重ね、一対のリードフレ

ーム83により、負特性サーミスタ素子81とバリスタ素子82を接合、一体化するとともに、負特性サーミスタ素子81とバリスタ素子82を電氣的に並列に接続し、バリスタ素子82の過大電圧吸収効果により、上述のような不具合（抵抗値の変動や検出温度の誤差）が負特性サーミスタ素子81に生じることを防止するようにした負特性サーミスタ（複合電子部品）が提案されている。

【0008】しかし、この負特性サーミスタは、独立した2つのチップ型電子部品（チップ型の負特性サーミスタと、チップ型のバリスタ）を組み合わせ、両者を電氣的に並列に接続したものであり、部品点数が増えることからコストの増大を招くばかりでなく、小型化が制約されるという問題点がある。

【0009】本願発明は、上記問題点を解決するものであり、コストの増大を招くことなく、携帯機器の小型化に対応することが可能で、ESDに強く、小型で信頼性の高い負特性サーミスタ装置及びその製造方法を提供することを目的とする。

【0010】

【課題を解決するための手段】上記目的を達成するために、本願発明（請求項1）の負特性サーミスタ装置は、負特性を有する半導体セラミックスからなる負特性サーミスタ素子と、バリスタ特性を有する半導体セラミックスからなるバリスタ素子が、内部電極を介して積層一体化された積層複合素子と、前記負特性サーミスタ素子と前記バリスタ素子が、電氣的に並列に接続されるように前記積層複合素子に配設された外部電極とを具備することを特徴としている。

【0011】負特性サーミスタ素子とバリスタ素子が、内部電極を介して積層一体化され、かつ、外部電極により並列接続された構造を有している本願発明の負特性サーミスタ装置は、例えば、負特性を有する半導体セラミックスをシート状に成形したグリーンシートと、バリスタ特性を有する半導体セラミックスをシート状に成形したバリスタ素子用のグリーンシートを積層し、焼成することにより得た焼結体（積層複合素子）に外部電極を形成することにより製造することが可能であり、従来の負特性サーミスタ装置（バリスタ素子を備えていない負特性サーミスタ装置）を製造する場合とほぼ同様の、積層工法によって効率よく製造することが可能になる。

【0012】すなわち、例えば、未焼成でシート状の負特性サーミスタ素子（内部電極パターンが配設されたグリーンシートを積層することにより形成され、内部電極が対向型又は積層型となるように配設された負特性サーミスタ素子）に、未焼成でシート状のバリスタ素子（バリスタ電極となる内部電極パターンが配設されたグリーンシートを積層することにより形成されたバリスタ素子）を、所定の内部電極パターンが負特性サーミスタ素子とバリスタ素子の界面に位置するように積層一体化

し、外部電極により負特性サーミスタ素子とバリスタ素子を電氣的に並列接続することにより、従来のチップ型の負特性サーミスタ装置と同一の製造方法で、バリスタ素子と負特性サーミスタ素子が一体となった本願発明の負特性サーミスタ装置を容易かつ確実に製造することができる。

【0013】また、内部電極が負特性サーミスタ素子とバリスタ素子の界面に配設されていることから、負特性サーミスタ素子とバリスタ素子との距離を最短として、独立した負特性サーミスタ素子とバリスタ素子を別々に使用する場合に比べて、優れたサージ吸収機能を得ることができるになるとともに、製品全体としての厚みが大きくなることを防止して、負特性サーミスタ装置の小型化を図ることが可能になる。

【0014】また、本願発明の負特性サーミスタ装置は、通常の使用時には抵抗値が温度によって変化する負特性サーミスタとして機能する一方、何らかの原因でESDが加わった場合には、バリスタ素子が導通して、ESDをバイパスし、負特性サーミスタへの影響が回避されることになり、温度検出の信頼性を向上させることが可能になる。

【0015】なお、本願発明の負特性サーミスタ装置において、負特性サーミスタ素子と、バリスタ素子が、内部電極を介して積層一体化されたとは、必ずしも、負特性サーミスタ素子とバリスタ素子の界面全面に内部電極が配設されていることを意味するものではなく、通常は、界面の一部に内部電極が配設されているような態様（すなわち、界面に配設された内部電極の一部が積層複合素子の端面側にまで引き出されている態様）である場合が多い。また、負特性サーミスタ素子とバリスタ素子の界面に配設された内部電極は、バリスタ電極として機能するものである場合に限らず、負特性サーミスタ素子の内部電極として機能するものである場合もあり、いずれの場合も本願発明の範囲に含まれる。

【0016】また、請求項2の負特性サーミスタ装置は、前記負特性サーミスタ素子を構成する半導体セラミックスが、遷移金属元素の酸化物を主成分とするものであることを特徴としている。

【0017】負特性サーミスタ素子を構成する半導体セラミックスとして、遷移金属元素の酸化物を主成分とするものを用いることにより、所望の特性を備えた負特性サーミスタ装置を確実に構成することが可能になる。

【0018】また、請求項3の負特性サーミスタ装置は、前記遷移金属元素が、Mn、Ni、Co、Cuからなる群より選ばれる少なくとも1種であることを特徴としている。

【0019】負特性サーミスタ素子を構成する半導体セラミックスとして、Mn、Ni、Co、Cuからなる遷移金属元素群より選ばれる少なくとも1種の酸化物を主成分とする半導体セラミックスを用いることにより、さ

らに確実に所望の特性を備えた負特性サーミスタ装置を得ることが可能になる。

【0020】また、請求項4の負特性サーミスタ装置は、前記バリスタ素子を構成する半導体セラミックスが、ZnOを主成分とするものであることを特徴としている。

【0021】バリスタ素子を構成する半導体セラミックスとして、ZnO（酸化亜鉛）を主成分とするものを用いることにより、過大電圧吸収特性に優れたバリスタ素子を備え、信頼性の高い負特性サーミスタ装置を確実に構成することが可能になる。

【0022】また、本願発明（請求項5）の負特性サーミスタ装置の製造方法は、負特性を有する半導体セラミックスからなる負特性サーミスタ素子と、バリスタ特性を有する半導体セラミックスからなるバリスタ素子が、内部電極を介して積層一体化され、かつ、負特性サーミスタ素子とバリスタ素子が、外部電極により電氣的に並列に接続された負特性サーミスタ装置の製造方法であって、負特性を有する半導体セラミックス原料をシート状に成形した負特性サーミスタ素子形成用の所定枚数のグリーンシートであって、所定のものには内部電極パターンが配設されたグリーンシートと、バリスタ特性を有する半導体セラミックスをシート状に成形したバリスタ素子形成用の所定枚数のグリーンシートであって、所定のものには内部電極パターンが配設されたグリーンシートを一体に積層して積層体を形成する工程と、前記積層体を焼成して、負特性サーミスタ素子とバリスタ素子とが、内部電極を介して積層一体化された積層複合素子を形成する工程と、前記負特性サーミスタ素子と前記バリスタ素子が電氣的に並列に接続されるように前記積層複合素子に外部電極を形成する工程とを具備することを特徴としている。

【0023】負特性サーミスタ素子形成用のグリーンシートと、バリスタ素子形成用のグリーンシートを一体に積層して積層体を形成し、積層体を焼成して、負特性サーミスタ素子とバリスタ素子とを一体に備えた積層複合素子を形成した後、負特性サーミスタ素子とバリスタ素子が電氣的に並列接続となるように積層複合素子に外部電極を形成することにより、従来のチップ型の負特性サーミスタ装置と同様の積層工法により、バリスタ素子と負特性サーミスタ素子が一体となった本願発明の負特性サーミスタ装置を効率よく製造することが可能になる。

【0024】

【発明の実施の形態】以下、本願発明の実施の形態を示して、その特徴とするところをさらに詳しく説明する。

【0025】〔実施形態1〕図1は本願発明の一実施形態にかかる負特性サーミスタ装置の正面断面図である。図1に示すように、この実施形態1の負特性サーミスタ装置は、直方体形状の負特性サーミスタ素子1と、直方体形状のバリスタ素子11が、内部電極12bを介して

積層一体化されており、負特性サーミスタ素子1とバリスタ素子11は、負特性サーミスタ素子1とバリスタ素子11からなる直方体形状の積層複合素子20の両端側に配設された外部電極3a、3bにより電氣的に並列に接続されている。

【0026】また、積層複合素子20を構成する上記負特性サーミスタ素子1は、負特性を有する半導体セラミックスからなる負特性サーミスタ素体1a中に、複数の内部電極2a、2b、2cが積層、配設され、かつ、内部電極2a、2b、2cが交互に逆側の端面に引き出された構造を有しており、内部電極2a、2cは負特性サーミスタ素体1aの一端側に配設された外部電極3aに接続され、内部電極2bは負特性サーミスタ素体1aの他端側の外部電極3bに接続されている。

【0027】なお、この実施形態1においては、負特性サーミスタ素体1aとして、ニッケル、コバルト、銅などの遷移金属元素の酸化物の複数種を焼結した焼結体が用いられている。

【0028】また、積層複合素子20を構成する上記バリスタ素子11は、バリスタ特性を有する半導体セラミックスからなるバリスタ素体11a中に配設された内部電極12aと、バリスタ素体11aの下面側に位置する電極（負特性サーミスタ装置全体から見た場合の内部電極）12bとを備えており、内部電極12aは外部電極3aに接続され、内部電極12bは外部電極3bに接続されている。

【0029】また、この実施形態1においては、バリスタ素体11aとして、ZnO（酸化亜鉛）を主成分とする半導体セラミックスを焼結した焼結体が用いられている。

【0030】なお、バリスタ素子11は、負特性サーミスタ素子1の上面に内部電極12bを介して積層一体化されており、負特性サーミスタ素子1とバリスタ素子11とが最短距離となるように組み合わせられている。

【0031】また、この実施形態1の負特性サーミスタ装置においては、負特性サーミスタ素子1を構成する内部電極2a、2b、2c、及びバリスタ素子11を構成する内部電極12a、12bの構成材料として、白金、パラジウム、銀などの貴金属やこれらの合金が使用される。

【0032】次に、上記負特性サーミスタ装置の製造方法について説明する。この実施形態1の負特性サーミスタ装置を製造するにあたっては、まず、負特性を有する半導体セラミックス原料をシート状に成形した負特性サーミスタ素子形成用のグリーンシートを所定枚数用意し、そのうちの所定のグリーンシートには内部電極パターンを形成する。また、バリスタ特性を有する半導体セラミックスをシート状に成形したバリスタ素子形成用の所定枚数のグリーンシートを所定枚数用意し、そのうちの所定のグリーンシートには内部電極パターンを形成す

る。なお、上記内部電極パターンは、白金、パラジウム、銀などの貴金属粉末やこれらの合金粉末を導電成分とし、これに有機ビヒクルを混合してなる導電ペーストを印刷することにより形成する。

【0033】それから、各グリーンシートを所定の順序で積層した後、例えば 2 t/cm^2 の圧力で、積層方向に圧着することにより積層体を形成する。

【0034】そして、この積層体を空气中で、例えば $1100^\circ\text{C}\times 2$ 時間の条件で焼成することにより、図1に示すような、負特性サーミスタ素子1とバリスタ素子11とを一体に備えた積層複合素子20を形成する。

【0035】次に、負特性サーミスタ素子1とバリスタ素子11が電氣的に並列に接続されるように、積層複合素子20の両端側に、例えば銀粉末を導電成分とする導電ペーストを塗布して、 $600^\circ\text{C}\times 10$ 分の条件で焼き付けることにより外部電極3a、3bを形成する。これにより、図1に示すような構造を有する負特性サーミスタ装置が得られる。

【0036】この実施形態1の負特性サーミスタ装置は、負特性サーミスタ素子1とバリスタ素子11が、バリスタ電極として機能する内部電極12bを介して積層一体化され、かつ、外部電極3a、3bにより並列に接続された構造を有しており、上述のように、従来のチップ型の負特性サーミスタ装置と同様の積層工法により、コストの増大を招くことなく、効率よく製造することができる。

【0037】また、バリスタ電極として機能する内部電極12bが、負特性サーミスタ素子1とバリスタ素子11の界面に配設されていることから、負特性サーミスタ素子1とバリスタ素子11との距離を最短として、独立した負特性サーミスタ素子とバリスタ素子を別々に使用する場合に比べて、優れたサージ吸収機能を得ることができるようにするとともに、製品全体としての厚みが大きくなることを防止して、負特性サーミスタ装置の小型化を図ることができる。

【0038】なお、この実施形態1の負特性サーミスタ装置は、通常の使用時には抵抗値が温度によって変化する負特性サーミスタとして機能する。一方、何らかの原因でESDが加わった場合には、バリスタ素子11が導通して、ESDをバイパスするため、負特性サーミスタ素子1への影響を回避して温度検出の信頼性を向上させることが可能になる。

【0039】〔実施形態2〕図2は、本願発明の他の実施形態（実施形態2）にかかる負特性サーミスタ装置を示す正面断面図である。この実施形態2の負特性サーミスタ装置においては、負特性サーミスタ素子21が、負特性サーミスタ素体21aの内部の同一平面に、第1の対向電極22aと、第2の対向電極22bを、所定のギャップGを介して対向するように配設することにより形成されている。

【0040】なお、その他の構成及び製造方法は、上記実施形態1の場合と同様であることから、重複を避けるため、ここでは説明を省略する。上述のように構成された実施形態2の負特性サーミスタ装置においても、上記実施形態1の場合と同様に、従来のチップ型の負特性サーミスタ装置と同様の積層工法により、コストの増大を招くことなく、効率よく製造することができる。

【0041】また、バリスタ電極として機能する内部電極12bが、負特性サーミスタ素子1とバリスタ素子11の界面に配設されていることから、優れたサージ吸収機能を得ることができるとともに、負特性サーミスタ装置の小型化を図ることができる。

【0042】また、何らかの原因でESDが加わった場合には、バリスタ素子11が導通して、ESDをバイパスするため、負特性サーミスタ素子21への影響を回避して温度検出の信頼性を向上させることができる。

【0043】なお、上記実施形態1及び2では、負特性サーミスタ素子の上面側にバリスタ素子が配設されている場合を例にとって説明したが、バリスタ素子の上に負特性サーミスタ素子が配設された構成とすることも可能である。

【0044】本願発明はさらにその他の点においても上記実施形態に限定されるものではなく、負特性サーミスタ素子及びバリスタ素子の具体的な構成、内部電極及び外部電極の具体的なパターン及び配設位置、負特性サーミスタ素子及びバリスタ素子を構成する半導体セラミックスの種類、本願発明の負特性サーミスタ装置の具体的な製造方法などに関し、発明の要旨の範囲内において、種々の応用、変形を加えることが可能である。

【0045】

【発明の効果】上述のように、本願発明（請求項1）の負特性サーミスタ装置は、負特性サーミスタ素子とバリスタ素子が、内部電極を介して積層一体化され、かつ、外部電極により並列接続された構造を有しているので、負特性サーミスタ素子とバリスタ素子を基板上の異なる領域に配設する場合に比べて、実装スペースを大幅に低減することが可能になる。

【0046】また、負特性サーミスタ素子とバリスタ素子が、内部電極を介して積層一体化され、かつ、外部電極により並列接続された構造を有しているので、負特性サーミスタ素子とバリスタ素子を別々に用いる場合に比べて、コストの低減を図ることが可能になる。

【0047】さらに、内部電極が、負特性サーミスタ素子とバリスタ素子の界面に配設された構造を有していることから、負特性サーミスタ素子とバリスタ素子との距離を最短として、独立した負特性サーミスタ素子とバリスタ素子を別々に使用する場合に比べて、優れたサージ吸収機能を得ることができるとともに、製品全体としての厚みが大きくなることを防止して、負特性サーミスタ装置の小型化を図ることができる。

【0048】また、何らかの原因でESDが加わった場合には、バリスタ素子が導通して、ESDをバイパスし、負特性サーミスタへの影響を回避することが可能になり、温度検出の信頼性を向上させることができる。

【0049】また、請求項2の負特性サーミスタ装置のように、負特性サーミスタ素子を構成する半導体セラミックスとして、遷移金属元素の酸化物を主成分とするものを用いた場合、所望の特性を備えた負特性サーミスタ装置を確実に構成することができる。

【0050】また、請求項3の負特性サーミスタ装置のように、負特性サーミスタ素子を構成する半導体セラミックスとして、Mn、Ni、Co、Cuからなる遷移金属元素群より選ばれる少なくとも1種の酸化物を主成分とする半導体セラミックスを用いることにより、さらに確実に所望の特性を備えた負特性サーミスタ装置を得ることが可能になる。

【0051】また、請求項4の負特性サーミスタ装置のように、バリスタ素子を構成する半導体セラミックスとして、ZnOを主成分とするものを用いることにより、過大電圧吸収特性に優れたバリスタ素子を備え、信頼性の高い負特性サーミスタ装置を確実に構成することができるようになる。

【0052】また、本願発明（請求項5）の負特性サーミスタ装置の製造方法は、負特性サーミスタ素子形成用のグリーンシートと、バリスタ素子形成用のグリーンシートを一体に積層して積層体を形成し、積層体を焼成して、負特性サーミスタ素子とバリスタ素子とを一体に備えた積層複合素子を形成した後、負特性サーミスタ素子とバリスタ素子が電氣的に並列接続となるように積層複合素子に外部電極を形成するようにしているので、従来のチップ型の負特性サーミスタ装置と同様の積層工法に

より、バリスタ素子と負特性サーミスタ素子が一体となった本願発明の負特性サーミスタ装置を効率よく製造することができる。

【図面の簡単な説明】

【図1】本願発明の一実施形態（実施形態1）にかかる負特性サーミスタ装置を示す正面断面図である。

【図2】本願発明の他の実施形態（実施形態2）にかかる負特性サーミスタ装置を示す正面断面図である。

【図3】従来の負特性サーミスタ装置を示す正面断面図である。

【図4】従来の他の負特性サーミスタ装置を示す正面断面図である。

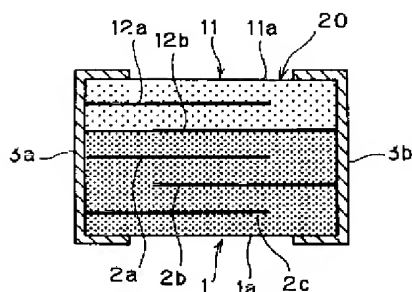
【図5】従来の負特性サーミスタ装置のESDによる抵抗値変動メカニズムを示す概念図である。

【図6】(a)、(b)、(c)は、従来のさらに他の負特性サーミスタ装置の製造工程を示す図である。

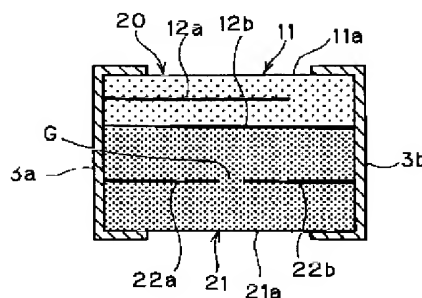
【符号の説明】

1, 21	負特性サーミスタ素子
1a, 21a	負特性サーミスタ素体
2a, 2b, 2c, 22a, 22b	負特性サーミスタ素子の内部電極
3a, 3b	外部電極
11	バリスタ素子
11a	バリスタ素体
12a, 12b	バリスタ素子の内部電極
20	積層複合素子
22a	第1の対向電極
22b	第2の対向電極
G	第1及び第2の対向電極間のギャップ
プ	

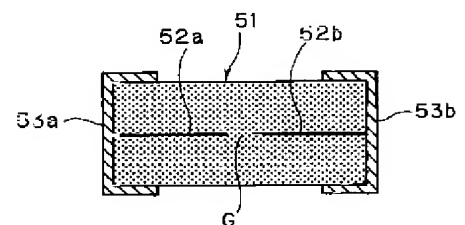
【図1】



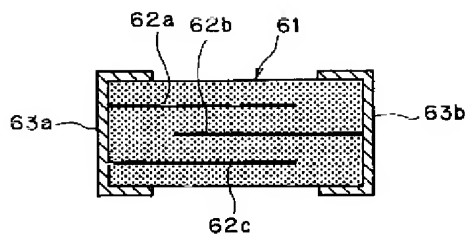
【図2】



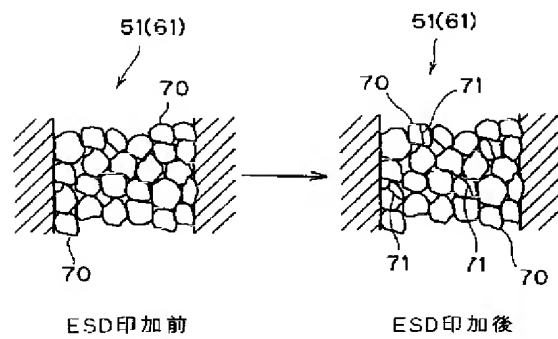
【図3】



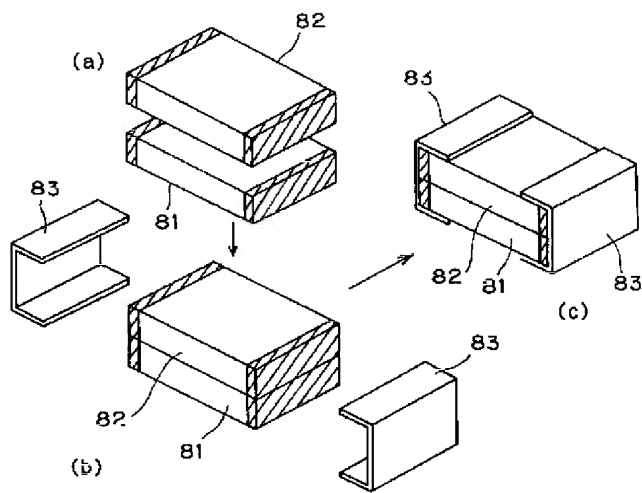
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 横田 充男
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

Fターム(参考) 5E034 BA08 BA09 BC02 CA04 CC02
DB01 DB15